

08-11-00

A



PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Docket No: 28944/36657



PATENT APPLICATION TRANSMITTAL UNDER 37 C.F.R. 1.53

Box Patent Application
Assistant Commissioner for Patents
Washington, D.C. 20231

Sir:

Transmitted herewith for filing is the patent application of

Inventor(s): Antoine BERTHET and Raphael VISOZ

Title: Procédé et Système de Détection et de Décodage Itératif de Symboles Recus,
 Couple à une Reestimation des Coefficients du Canal de Transmission

1. Type of Application

- ☒ This is a new application for a
- ☒ utility patent.
 - ☐ design patent.
- ☐ This is a continuation-in-part application of prior application no.

2. Application Papers Enclosed

- 1 Title Page
- 44 Pages of Specification (excluding Claims, Abstract, Drawings & Sequence Listing)
- 8 Page(s) of Claims
- 1 Page(s) of Abstract
- 9 Sheet(s) of Drawings (Figs. 1 to 4b)
 - ☒ Formal
 - ☐ Informal
- Page(s) of Sequence Listing

CERTIFICATION UNDER 37 CFR 1.10

I hereby certify that this Patent Application Transmittal and the documents referred to as enclosed therewith are being deposited with the United States Postal Service on **August 10, 2000**, in an envelope addressed to the Assistant Commissioner for Patents, Washington, D.C. 20231 utilizing the "Express Mail Post Office to Addressee" service of the United States Postal Service under Mailing Label No. EL402771161US.

RICHARD ZIMMERMANN

09636237-0010000

3. Declaration or Oath

- ☐ Enclosed
 - ☐ Executed by (check all applicable boxes)
 - ☐ Inventor(s)
 - ☐ Legal representative of inventor(s)
(37 CFR 1.42 or 1.43)
 - ☐ Joint inventor or person showing a proprietary interest on behalf of inventor who refused to sign or cannot be reached
 - ☐ The petition required by 37 CFR 1.47 and the statement required by 37 CFR 1.47 are enclosed. See Item 5D below for fee.
- ☒ Not enclosed - the undersigned attorney or agent is authorized to file this application on behalf of the applicant(s). An executed declaration will follow.

4. Additional Papers Enclosed

- ☒ Preliminary Amendment
- ☐ Information Disclosure Statement
- ☐ Declaration of Biological Deposit
- ☐ Computer readable copy of sequence listing containing nucleotide and/or amino acid sequence
- ☐ Microfiche computer program
- ☐ Verified statement(s) claiming small entity status under 37 CFR 1.9 and 1.27
- ☐ Associate Power of Attorney
- ☐ Verified translation of a non-English patent application
- ☐ An assignment of the invention
- ☒ Return receipt postcard
- ☐ Other

5. **Priority Applications Under 35 USC 119**

Certified copies of applications from which priority under 35 USC 119 is claimed are listed below and

- ☐ are attached.
- ☒ will follow.

COUNTRY	APPLICATION NO.	FILED
France	FR 00 06246	16 May 2000

6. **Filing Fee Calculation (37 CFR 1.16)**

A. ☒ **Utility Application**

CLAIMS AS FILED - INCLUDING PRELIMINARY AMENDMENT (IF ANY)						
			SMALL ENTITY		OTHER THAN A SMALL ENTITY	
	NO. FILED	NO. EXTRA	RATE	FEE	RATE	FEE
BASIC FEE				\$345.00		\$690.00
TOTAL	16 -20	= 0	X 9 =	\$	X 18 =	\$
INDEP.	3 - 3	= 0	X 39 =	\$	X 78 =	\$
<input type="checkbox"/> First Presentation of Multiple Dependent Claim			+ 130 =	\$	+ 260 =	\$
Filing Fee:				\$	OR	\$690.00

B. ☐ **Design Application (\$155.00/\$310.00)** Filing Fee: \$ _____

C. ☐ **Plant Application (\$240.00/\$480.00)** Filing Fee: \$ _____

D. **Other Fees**

- ☐ Recording Assignment [Fee -- \$40.00 per assignment] \$ _____
- ☐ Petition fee for filing by other than all the inventors or person on behalf of the inventor where inventor refused to sign or cannot be reached [Fee -- \$130.00] \$ _____
- ☐ Other \$ _____

Total Fees Enclosed \$690.00

7. Method of Payment of Fees

- ☒ Enclosed check in the amount of: \$690.00
- ☐ Charge Deposit Account No. 13-2855 in the amount of: \$ _____
A copy of this Transmittal is enclosed.
- ☐ Not enclosed

8. Deposit Account and Refund Authorization

The Commissioner is hereby authorized to charge any deficiency in the amount enclosed or any additional fees which may be required during the pendency of this application under 37 CFR 1.16 or 37 CFR 1.17 or under other applicable rules (except payment of issue fees), to Deposit Account No. 13-2855. A copy of this Transmittal is enclosed.

Please refund any overpayment to Marshall, O'Toole, Gerstein, Murray & Borun at the address below.

Please direct all future communications to William E. McCracken, at the address below.

Respectfully submitted,

MARSHALL, O'TOOLE, GERSTEIN,
MURRAY & BORUN
6300 Sears Tower
233 South Wacker Drive
Chicago, Illinois 60606-6402
(312) 474-6300
(312) 474-0448 (Telefacsimile)

By:


William E. McCracken
Reg. No: 30,195

August 10, 2000

**IN THE UNITED STATES PATENT
AND TRADEMARK OFFICE**

Applicant(s):)

Berthet et al.)

Serial No.:)

Filed: Herewith)

For: Procédé et Système de
Détection et de Décodage
Itératif de Symboles Recus,
Couple à une Reestimation
des Coefficients du Canal de
Transmission)

CERTIFICATE OF MAILING BY EXPRESS

"EXPRESS MAIL" mailing label No. EL402771161US
Date of Deposit: August 10, 2000

I hereby certify that this paper (or fee) is being deposited
with the United States Postal Service "EXPRESS MAIL
POST OFFICE TO ADDRESSEE" service under 37
C.F.R. §1.10 on the date indicated above and is addressed
to Box Patent Application, Assistant Commissioner for
Patents, Washington, D.C. 20231

By: 

Signature of Person Mailing Paper or Fee
RICHARD ZIMMERMANN

PRELIMINARY AMENDMENT

Assistant Commissioner for Patents
Washington, D.C. 20231

Sir:

Preliminary to examination on the merits, please amend
the above-identified application as follows:

IN THE CLAIMS:

Please amend claims 3-6, 9, 9, and 12-16 as follows:

Claim 3, at line 1, delete "ou 2".

Claim 4, at line 1, delete "ou 2".

Claim 5, at line 1, delete "ou 2".

Claim 6, at line 1, delete "2 ou 4,".

00556627.081000

- à soumettre ladite séquence de sorties pondérées sur bits décodés à un entrelacement;
- à soumettre le flux de la séquence de sorties pondérées ré-entrelacée à une décision dure pour reconstituer les symboles reçus;
- à soumettre le symboles reçus reconstitués à un processus de pseudo-inversion linéaire sur la totalité des symboles reçus reconstitués.

Claim 12, line 1, please delete "ou 11".

- lesdits moyens d'égalisation (1) sont constitués par des moyens d'égalisation MLSE à entrées/sorties souples;
- lesdits moyens de décodage (3) sont constitués par des moyens de décodage BCJR à entrées/sorties souples.

- lesdits moyens d'égalisation (1) sont constitués par des moyens d'égalisation DDFSE à entrées/sorties souples;

- lesdits moyens de décodage (3) sont constitués par des moyens de décodage BCJR à entrées/sorties souples.

15. (Amended) Système selon [les revendications 10 et] la revendication 12, caractérisé en ce que:

- lesdits moyens d'égalisation (1) sont constitués par des moyens d'égalisation GSOVA;
- lesdits moyens de décodage (3) sont constitués par des moyens de décodage BCJR à sorties souples.

16. (Amended) Système selon la revendication [10 et l'une des revendications] 14 [ou 15], caractérisé en ce que lesdits moyens (4) d'estimation itérative actualisée comportent:

- des moyens (41) de réentrelacement de la séquence (S_2) des sorties pondérées sur bits décodés issue du processus de décodage, délivrant une séquence de sorties pondérées sur bits décodés réentrelacés;
- des moyens (42) de décision dure recevant la séquence de sorties pondérées sur bits décodés réentrelacée et délivrant une séquence de bits de symboles reçus reconstitués;
- des moyens (43) de pseudo-inversion linéaire sur la totalité des symboles reçus reconstitués, permettant de délivrer une estimation actualisée des coefficients de la réponse impulsionnelle du canal de transmission

REMARKS

The foregoing amendments are presented to eliminate the multiple dependencies in the claims.

063627.031000

An early and favorable action on the merits is respectfully requested.

Respectfully submitted,

MARSHALL, O'TOOLE, GERSTEIN,
MURRAY & BORUN

By:



William E. McCracken
Reg. No: 30,195

Date: August 10, 2000

6300 Sears Tower
233 South Wacker Drive
Chicago, Illinois 60606-6402
(312) 474-6300

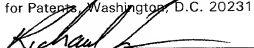
000130-22292960

JOINT INVENTORS

Atty. Docket 28944/36657

"EXPRESS MAIL" mailing label No. EL402771161US.
Date of Deposit: August 10, 2000

I hereby certify that this paper (or fee) is being
deposited with the United States Postal Service
"EXPRESS MAIL POST OFFICE TO ADDRESSEE"
service under 37 CFR §1.10 on the date indicated
above and is addressed to: Assistant Commissioner
for Patents, Washington, D.C. 20231


RICHARD ZIMMERMANN

APPLICATION FOR
UNITED STATES LETTERS PATENT

S P E C I F I C A T I O N

TO ALL WHOM IT MAY CONCERN:

Be it known that we, Antoine BERTHET, residing at 72, avenue
Jean Jaures, 92290, Chatenay, France, and Raphael VISOZ, residing at 33, rue
Danton, 92130, Issy-Les-Moulineaux, France, have invented a new and useful
PROCEDURE ET SYSTEME DE DETECTION ET DE DECODAGE ITERATIF DE
SYMBOLES RECUS, COUPLE A UNE REESTIMATION DES COEFFICIENTS DU
CANAL DE TRANSMISSION, of which the following is a specification.

09636237.081000

PROCÉDÉ ET SYSTÈME DE DÉTECTION ET DE DÉCODAGE ITÉRATIF
DE SYMBOLES RECUS, COUPLÉ À UNE RÉESTIMATION DES
COEFFICIENTS DU CANAL DE TRANSMISSION

5 L'invention concerne un procédé et un système de détection et de décodage itératif de symboles reçus, couplé à une réestimation des coefficients du canal de transmission.

10 Dans le domaine de la radiotéléphonie mobile, le processus de détection et de décodage des symboles transmis, par codage et modulation de canal d'une onde porteuse, doit impérativement prendre en compte les interactions du canal de transmission, afin de minimiser les effets de ce dernier et obtenir une qualité de
15 réception satisfaisante.

Alors que le canal de transmission présente, au cours de la transmission des symboles, des caractéristiques radioélectriques et, en conséquence, une fonction de transfert variable dans le temps, les
20 récepteurs utilisés à l'heure actuelle mettent en œuvre soit des processus de détection et de décodage optimaux, une égalisation quasi parfaite des effets de ce canal de transmission étant obtenue, soit des processus de détection et de décodage sous-optimaux, pour lesquels une
25 itération du processus de détection et de décodage permet de se rapprocher d'une égalisation quasi parfaite des effets du canal de transmission.

La mise en œuvre de processus de détection et de décodage optimaux s'avère à l'heure actuelle quasi
30 impossible car elle nécessite une complexité de calcul très importante, en particulier dans le cas de canaux de

transmission présentant une réponse impulsionnelle trop longue, tel qu'en milieu urbain par exemple.

La mise en œuvre de processus de détection et de décodage sous-optimaux susceptible d'être utilisée dans les récepteurs de type GSM évolué (EDGE) actuels par exemple, fait appel à un processus d'égalisation sous-optimal désigné par DDFSE (pour *Delayed Decision Feedback Sequence Estimator*), ce processus impliquant la mise en œuvre d'un préfiltrage ayant pour objet de rendre le canal de transmission estimé à phase minimale. On rappelle qu'un canal de transmission à phase minimale peut être assimilé à un filtre permettant la transmission de composantes temporelles dont l'énergie est concentrée dans les premiers coefficients de ce filtre, correspondant aux retards les plus faibles.

Pour une description plus détaillée du processus d'égalisation DDFSE, on pourra utilement se reporter aux articles intitulés :

- "*Delayed Decision-Feedback Sequence Estimation*", publié par A. DUEL-HALLEN, C. HEEGARD - IEEE Trans. on Commun., vol.37, pp. 428-436, Mai 1989 ;
- "*Filtre correcteur de phase pour égaliseurs sous-optimaux*", publié par A. WAUTIER, J.C. DANY, C. MOUROT, Annales de Télécommunications, n° 9-10, 1992.

En outre, en référence aux articles précités, la figure 1a représente, à titre indicatif, un récepteur susceptible de mettre en œuvre un processus d'égalisation DDFSE à sorties pondérées et un décodeur convolutif de type Viterbi. Un module de désentrelacement des sorties pondérées, noté Π^{-1} , permet de tenir compte du processus d'entrelacement

des symboles préalablement au codage et à la transmission de ces derniers.

Le principe de la détection et du décodage par itération, encore appelé "turbo-détection" a été
 5 initialement proposé par C. DOUILLARD, M. JEZEQUEL, C. BERROU, A. PICART, P. DIDIER, A. GLAVIEUX dans un article intitulé "*Iterative Correction of Intersequential Interference: Turbo-Equalization*" et publié par European Transactions on Telecommunications, vol.6, pp. 507 à 511,
 10 Septembre 1995.

Dans ce processus de détection et de décodage, le processus d'égalisation utilisé est un égaliseur à maximum de vraisemblance, à entrées et sorties pondérées, désigné par SISO MLSE, tandis que le processus de décodage
 15 convolutif mis en œuvre est basé sur un processus de Viterbi à entrées et sorties pondérées, désigné par SOVA. Le processus de décodage SOVA a fait l'objet d'une publication intitulée "*A Low Complexity Soft Output Viterbi Decoder Architecture*", ICC'93, pp. 733 à 740,
 20 Genève, Suisse, Mai 1993.

Le processus de détection et de décodage précité a, depuis, fait l'objet de développements extensifs, lesquels ont conduit à la mise en œuvre de détecteurs optimaux à Maximum de Probabilité a posteriori (MAP). Pour
 25 une description plus détaillée de ces types de détecteurs optimaux, on pourra utilement se reporter aux articles intitulés :

- "*Optimal Decoding of Linear Codes for Minimizing Symbol Error Rate*", publié par L.R. BAHL, J. COCKE,
 30 F. JELINEK, J. RAVIV, édité par IEEE Transactions on

Information Theory, vol. IT-20, pp. 284-287, Mars 1994 ;

- "Iterative Equalization and Decoding in Mobile Communications Systems", publié par G. BAUCH, H. KHORRAM, J. HAGENAUER dans Proc. EPMCC'97, pp.307-312, Bonn, Allemagne, Septembre 1997.

Alors que le processus de turbo-détection précité annule effectivement l'Interférence Entre Symboles (IES), introduite par l'effet de transmission du canal sous les hypothèses d'une estimation parfaite des coefficients du canal et d'une profondeur d'entrelacement suffisante des symboles, une dégradation irréversible du taux d'erreur binaire de 2,5 à 3 dB apparaît toutefois dans le cas d'une estimation initiale bruitée des coefficients du canal de transmission. Confer l'article intitulé "A Comparison of Soft-In-Soft-Out Algorithms for Turbo-Detection", publié par G. BAUCH, V. FRANZ, International Conference on Telecommunications (ICT), vol.2, pp. 259 à 263, Portos Caras, Grèce, Juin 1998.

Enfin, un nouveau procédé de mise en œuvre itérative des opérations de détection de symboles et de décodage de canal, appelé processus de turbo-égalisation, substantiellement différent du processus de turbo-détection précité, a été proposé dès 1997. Confer l'article intitulé "Turbo-Equalization over Frequency Selective Channel" - International Symposium on Turbo-Codes, Brest, France, Septembre 1997.

De manière générale, on indique que le processus de turbo-égalisation précité suppose, par essence, une estimation bruitée du canal de transmission. Bien que ce processus de turbo-égalisation apparaisse prometteur dans le cas de

modulations à grande efficacité spectrale, il semble toutefois introduire des dégradations en performances, dépendant fortement du type de processus d'égalisation employé pour la première itération, vis-à-vis du processus de turbo-détection avec estimation bruitée. Confer en particulier l'article intitulé *"Joint Equalization and Decoding: Why Choose the Iterative Solution ?"*, publié par A. ROUMY, I. FIGALKOW, D. PIREZ, IEEE VTC'1999 Fall, Amsterdam, Netherlands, Septembre 1999.

La présente invention a pour objet de remédier aux inconvénients et aux limitations des processus de turbo-détection de l'art antérieur par la mise en œuvre d'un procédé et d'un système de détection et de décodage dans lesquels le processus d'égalisation et de décodage est soumis à un processus itératif consistant en un échange d'information a priori, d'une part, sur les bits des symboles pour l'égaliseur en provenance du décodeur, et, d'autre part, sur les bits codés pour le décodeur en provenance de l'égaliseur et où, en outre, une réestimation itérative des coefficients de la réponse impulsionnelle du canal est effectuée, en fonction des informations délivrées par ce processus itératif d'égalisation et de décodage.

Un autre objet de la présente invention est en conséquence la mise en œuvre d'un procédé et d'un système de détection et de décodage itératif susceptible de mettre en œuvre des processus d'égalisation sous-optimaux distincts, tels que le processus DDFSE ou GSOVA (*Generalized Soft Output Viterbi Algorithm*)..

Un autre objet de la présente invention est également la mise en œuvre d'un procédé et d'un système de

détection et de décodage itératif susceptible de mettre en œuvre des processus de réestimation des coefficients de la réponse impulsionnelle du canal par un processus itératif optimal ou par un processus sous-optimal de type *bootstrap*, (bouclage de réestimation linéaire).

Le procédé et le système de détection et de décodage itératif de symboles codés et entrelacés transmis sur un canal de transmission, objets de la présente invention, ces symboles étant transmis à partir d'une séquence de symboles binaires, chaque séquence de symboles reçus comportant au moins, outre les symboles de données, de garde et de queue, des symboles d'apprentissage spécifiques, sont remarquables en ce que ce procédé consiste à et ce dispositif permet de, préalablement à tout itération, effectuer une estimation linéaire initiale des coefficients de la réponse impulsionnelle du canal de transmission à partir des symboles d'apprentissage spécifiques transmis, puis par itération, soumettre le processus d'égalisation et de décodage à un processus itératif d'échange d'information a priori, d'une part, sur les bits de symboles pour le processus d'égalisation en provenance du processus de décodage et, d'autre part, sur les bits codés pour le processus de décodage, en provenance du processus d'égalisation, effectuer une réestimation itérative actualisée des coefficients de la réponse impulsionnelle du canal de transmission, en fonction des informations délivrées par le processus itératif d'égalisation et de décodage.

Les étapes réalisées par itération sont répétées à l'itération suivante.

Le procédé et le système objets de la présente invention trouvent application à la réception en téléphonie mobile, lorsque la modulation du canal est une modulation de type GMSK ou M-aire, en particulier aux
5 systèmes GSM et EDGE pour *Enhanced Data Rates for GSM Evolution*.

Ils seront mieux compris à la lecture de la description et à l'observation des dessins ci-après dans lesquels, outre les figures 1a à 1d relatives à des
10 éléments connus de l'art antérieur :

- la figure 2a représente, à titre illustratif, un organigramme général des étapes permettant la mise en œuvre du procédé objet de la présente invention ;
- la figure 2b représente, à titre illustratif, un
15 organigramme spécifique de mise en œuvre d'un processus d'échange d'information a priori entre processus d'égalisation et de décodage, et réciproquement ;
- la figure 2c représente, à titre illustratif, un
20 organigramme spécifique de mise en œuvre du procédé objet de la présente invention dans un mode de réalisation particulier dans lequel le processus d'égalisation utilisé est un processus de type DDFSE couplé à une réestimation de type *bootstrap* ;
- la figure 2d représente, à titre illustratif, une
25 variante de mise en œuvre du procédé objet de la présente invention, tel qu'illustré en figure 2c, dans lequel une méthode de calcul de CEPSTRE est utilisée ;
- la figure 2e représente, à titre illustratif, un
30 organigramme spécifique de mise en œuvre d'un processus de réestimation actualisée des coefficients

de la réponse impulsionnelle du canal de transmission de type *bootstrap* ;

- la figure 2f représente, à titre illustratif, un organigramme spécifique de mise en œuvre du procédé objet de la présente invention dans un mode de réalisation particulier dans lequel le processus d'égalisation utilisé est un processus de Viterbi à entrées pondérées SISO MLSE couplé à une réestimation par processus itératif EM ;
- la figure 3a représente, à titre illustratif, un schéma fonctionnel de mise en œuvre d'un système conforme à l'objet de la présente invention ;
- la figure 3b représente, à titre illustratif, une première variante de mise en œuvre spécifique du système objet de l'invention représenté en figure 3a dans le cas où l'égaliseur SISO est un égaliseur SISO MLSE, le décodeur SISO est un décodeur SISO BCJR et l'estimateur itératif de canal un estimateur EM itératif ;
- la figure 3c représente, à titre illustratif, une deuxième variante de mise en œuvre du système objet de l'invention représenté en figure 3a dans le cas où l'égaliseur est un égaliseur SISO DDFSE, le décodeur un décodeur SISO BCJR et l'estimateur itératif de canal un estimateur de type *bootstrap* ;
- la figure 3d représente, à titre illustratif, un troisième variante de mise en œuvre du système objet de l'invention représenté en figure 3a dans le cas où l'égaliseur est un égaliseur GSOVA, le décodeur un décodeur SISO BCJR et l'estimateur itératif de canal un estimateur de type *bootstrap* ;

- les figures 4a et 4b représentent des diagrammes de simulation de mise en œuvre du procédé objet de la présente invention, représentant la valeur du taux d'erreur binaire BER (*Binary Error Rate*) en fonction du rapport signal à bruit exprimé en dB pour une réestimation des coefficients de la réponse impulsjonnelle par le processus *bootstrap* dans le cadre d'une modulation MDP8 appliquée au GSM évolué EDGE, respectivement d'une modulation GMSK pour *Gaussian Minimum Shift Keying*, appliquée au GSM.

Préalablement à une description du procédé et du système de détection et de décodage itératif de symboles par réestimation des coefficients du canal de transmission, objets de la présente invention, différents rappels relatifs à des éléments de l'art antérieur seront donnés ci-après en liaison avec les figures 1b à 1d.

Pour un récepteur standard, de type GSM ou EDGE, les notations associées à la chaîne de communication numérique en bande de base sont les suivantes :

- $\bar{u} = \{u_i\}$ désigne la séquence des symboles binaires à transmettre ;
- $\bar{c} = \{c_i\}$ désigne la séquence des symboles binaires codés délivrée par le codeur de canal de type convolutif, le codage de canal ayant pour objet d'introduire une redondance dans la séquence des bits et des symboles transmis ;
- $\bar{x} = \{x_i\}$ désigne la séquence des symboles produite après modulation par le modulateur, le modulateur étant un modulateur de type M-PSK et la séquence de symboles, à titre d'exemple non limitatif, étant constituée par une

séquence de symboles MDP8, la séquence de symboles modulée étant obtenue à partir de la séquence de symboles codés soumise à entrelacement, l'entrelacement étant noté Π ; on rappelle que le processus de modulation précité fait correspondre un point de la constellation tel que représenté en figure 1b à tout triplet de bits consécutifs qui doivent être soumis à transmission ;

- $\bar{z} = \{z_i\}$ désigne la séquence des symboles complexes en bande de base associée à chaque symbole délivré par le modulateur PSK, à chaque séquence de symboles MDP8, notée \bar{x} , correspondant la séquence des symboles complexe \bar{z} .

On rappelle que les séquences codées émises sont de longueur binaire $m \times 114 \times 3$ bits de queue, ou *tail-bits* en langage anglo-saxon, étant inclus. Après entrelacement de canal, opération Π , les séquences sont segmentées en m paquets de symboles de type EDGE ou GSM, chaque paquet étant constitué chacun de 114 symboles MDP8 utiles auxquels sont ajoutés 26 symboles de la séquence d'apprentissage, en général symboles de type CAZAC, 6 symboles de queue répartis en deux fois 3 symboles de queue, et 9 symboles de garde, ainsi que représenté en figure 1c.

La figure 1d reprend le modèle discret équivalent en bande de base pour la transmission des paquets de symboles EDGE ou GSM précités.

Les paquets de symboles précités sont filtrés par la réponse impulsionnelle de la GMSK linéarisée et le signal correspondant est ensuite transmis sur le canal radiosélectif en fréquence, lequel peut être modélisé par

un canal équivalent multi-trajet de Rayleigh. Sur la figure 1d, le canal équivalent en temps discret est réputé comporter les filtres T_x et R_x . En outre, un bruit blanc Gaussien de densité spectrale constante sur la bande occupée par le filtre d'émission doit être pris en compte. Le filtre de réception du démodulateur est un filtre en racine de Nyquist de *roll-off* (coefficient relatif à l'occupation spectrale) $\alpha = 0,5$. Le démodulateur synchronise et décime le signal suréchantillonné reçu au temps symbole.

Le modèle équivalent à temps (symbole) discret représenté en figure 1d est tel que le démodulateur délivre une suite d'échantillons, notée $\bar{y} = \{y_t\}$, les échantillons y_t délivrés pouvant s'écrire sous la forme d'une convolution discrète, selon la relation :

$$y_t = \sum_{j=0}^{K_{ch}-1} h_j z_{t-j} + b_t$$

Dans cette relation :

- $\{h_j\}_j$ désigne les coefficients complexes du canal discret équivalent correspondant à la convolution du filtre d'émission du canal et du filtre de réception ;
- $\bar{z} = \{z_t\}$ désigne la séquence des symboles délivrés par le modulateur MDP8 avant filtrage, sous leur forme complexe ;
- K_{ch} désigne la longueur de contrainte du canal discret équivalent ;

- b_t désigne un échantillon de bruit blanc Gaussien, le filtrage en racine de Nyquist garantissant l'opération de blanchissement.

Une description plus détaillée du procédé de
 5 détection et de décodage itératif de symboles reçus couplé à une réestimation de coefficients du canal de transmission conforme à l'objet de la présente invention, sera maintenant donnée en liaison avec la figure 2a.

D'une manière générale, on rappelle que les
 10 symboles sont transmis à partir d'une séquence de symboles binaires, chaque séquence de symboles reçus étant ainsi codée et entrelacée et comportant au moins, outre les symboles de données, de garde et de queue, des symboles d'apprentissage spécifiques, ainsi que représenté sur la
 15 figure 1c.

En référence à la figure 2a, on indique que le procédé objet de la présente invention consiste, préalablement à tout itération, à effectuer, en une étape A, une estimation linéaire initiale des coefficients de la
 20 réponse impulsionnelle du canal de transmission $\hat{H}^{l=0}(z)$ à partir des symboles d'apprentissage spécifiques transmis.

Sur la figure 2a, l'opération d'estimation initiale A correspond, du point de vue de la transmission des données issues de l'estimation, en une position de
 25 commutation I pour la transmission de ces données vers le processus d'égalisation. Ainsi, l'estimation est effectuée à partir de la séquence des symboles reçus \bar{y} destinés au récepteur. Les symboles d'apprentissage, symboles CAZAC, étant connus en tant que tels, il est ainsi possible, à
 30 partir d'une comparaison des symboles connus à l'émission

et de la séquence CAZAC incorporée dans les paquets de symboles transmis, vis-à-vis des symboles et des paquets de symboles reçus correspondants, de déterminer par estimation linéaire des coefficients de la réponse
 5 impulsionnelle du canal de transmission préalablement à tout itération. L'opération d'estimation linéaire initiale est, pour cette raison, notée $\hat{H}_{(z)}^{l=0}$.

Suite à l'opération d'estimation initiale précitée, le procédé objet de la présente invention
 10 consiste à soumettre le processus d'égalisation et de décodage à un processus itératif d'échange d'information a priori entre ces deux processus.

Sur la figure 2a, le processus d'égalisation est noté B et le processus de décodage est noté C.

15 D'une manière générale, on indique que le processus d'égalisation et le processus de décodage, référencés B et C, sont des processus d'égalisation et de décodage à entrées et sorties pondérées, lesquelles, pour cette raison, sont désignés par égalisation SISO,
 20 respectivement décodage SISO, pour égalisation *Soft-Input Soft-Output* et décodage *Soft-Input Soft-Output* respectivement.

D'une manière plus spécifique, on indique que différents processus d'égalisation SISO, respectivement de
 25 décodage SISO peuvent être utilisés sans sortir du cadre de mise en œuvre du procédé objet de la présente invention.

D'une manière générale, on indique que le processus itératif d'échange d'information a priori est
 30 mis en œuvre, d'une part, sur les bits de symboles pour le

processus d'égalisation, bits de symboles en provenance du processus de décodage et, d'autre part, sur les bits codés pour le processus de décodage, bits codés en provenance du processus d'égalisation.

5 Ce double échange d'information a priori est représenté par les flèches en pointillés sur la figure 2a et sera explicité de manière plus détaillée ultérieurement dans la description.

10 Le processus itératif d'échange d'information a priori consiste à discriminer la contribution du canal de transmission de la contribution du décodage pour obtenir les informations a priori précitées. Les opérations de discrimination correspondantes sont notées D_1 et D_2 respectivement sur la figure 2a.

15 Enfin, et dans le cadre de l'itération précitée, le procédé objet de la présente invention consiste en outre à effectuer une réestimation itérative actualisée des coefficients de la réponse impulsionnelle du canal de transmission à l'étape E en fonction des informations
20 délivrées par le processus itératif d'égalisation et de décodage.

Pour la réalisation de cette réestimation itérative actualisée des coefficients de la réponse impulsionnelle du canal de transmission, on indique que
25 les informations délivrées par le processus itératif d'égalisation et de décodage peuvent être soumises à une opération de sélection E_1 , suivie d'une opération de réestimation proprement dite E_2 , la réestimation proprement dite consistant à réestimer les coefficients de
30 la réponse impulsionnelle du canal de transmission $\hat{H}_{(z)}^{l+1}$

pour chaque itération de rang $l+1$. Pour cette opération d'itération, la commutation des données obtenues du fait de la réestimation proprement dite à l'étape E_2 est effectuée sur la position 1,2 représentée en figure 2a le cas échéant 3, afin de permettre la mise en œuvre du processus d'égalisation SISO à l'étape B à partir de ces nouvelles données réestimées.

En ce qui concerne le processus de réestimation itérative actualisée en fonction des informations délivrées par le processus itératif d'égalisation B et de décodage C, on indique que différents modes de réalisation correspondant aux positions de sélection 1,2 et 3 de la figure 2a seront décrites ultérieurement dans la description. Ces modes de sélection des données d'entrée de réestimation sont fonction, d'une part, du type d'égalisation utilisé, et, d'autre part, du type de réestimation mis en œuvre, ainsi qu'il sera décrit ultérieurement dans la description.

Le caractère itératif, d'une part, de l'échange d'information a priori entre le processus d'égalisation B et le processus de décodage C est représenté par l'étape F de passage de l'itération l à l'itération $l+1$, et le caractère itératif de la réestimation itérative E est représenté, d'autre part, par l'étape G de passage de l'itération l à l'itération $l+1$.

Une description plus détaillée d'un mode de mise en œuvre spécifique d'un processus itératif d'échange d'information a priori entre processus d'égalisation et processus de décodage B, C, sera maintenant décrit en liaison avec la figure 2b. Ce mode de mise en œuvre peut être réalisé quelque soit le processus d'égalisation et de

décodage utilisé, ainsi qu'il sera décrit ultérieurement dans la description.

Ainsi que représenté sur la figure 2b précitée, le processus itératif d'échange d'information a priori
 5 consiste à discriminer la contribution du canal de transmission de la contribution du décodage. Cette discrimination consiste, d'une part, en un processus de discrimination D_1 dans lequel on soustrait de la séquence de sortie pondérée sur bits de symboles égalisés, séquence
 10 notée S_1 , issue du processus d'égalisation B, l'information a priori S''_2 sur les bits de symboles pour engendrer une séquence ou information extrinsèque notée S'_1 .

La séquence extrinsèque S'_1 est alors soumise à un
 15 processus de désentrelacement noté Π^{-1} pour engendrer une séquence d'entrée pondérée, notée S''_1 contenant l'information en provenance du canal et l'information a priori sur les bits codés en provenance de l'égalisation. Sur les figures 2a et 2b, l'étape de soustraction désignée
 20 par étape de discrimination élémentaire est notée D_{11} . L'étape de désentrelacement est notée D_{12} .

En outre, le processus itératif d'échange d'information a priori consiste dans une étape de discrimination D_2 à soustraire à la séquence de sortie
 25 pondérée sur bits décodés S_2 , délivrée par le processus de décodage SISO C, la séquence d'entrée pondérée S''_1 en entrée du processus de décodage C pour engendrer une séquence d'information extrinsèque sur bits décodés, notée S'_2 . L'étape de soustraction précitée correspondant à une
 30 étape de discrimination élémentaire porte la référence D_{21} sur la figure 2b et sur la figure 2a.

La séquence d'information extrinsèque sur bits
 décodés S'_2 est ensuite soumise à un processus de
 réentrelacement pour engendrer l'information a priori S''_2
 sur les bits de symbole précédemment mentionnée dans la
 5 description, cette étape de réentrelacement Π portant la
 référence D_{22} sur la figure 2a et la figure 2b.

Le procédé de détection et de décodage itératif de
 symboles codés et entrelacés, objet de la présente
 invention, peut être mis en œuvre à partir de différents
 10 processus d'égalisation spécifiques et de différents
 processus de réestimation, lesquels seront décrit ci-après
 dans la description. En ce qui concerne le code de canal
 utilisé à l'émission, celui-ci peut être un code
 convolutif ou une combinaison de codes linéaires, série,
 15 parallèle, hybrides. En ce qui concerne le processus de
 décodage, tout processus de décodage adapté au processus
 de codage peut être utilisé. Le décodage peut lui-même
 être itératif.

D'une manière générale, ainsi que représenté en
 20 figure 2c, le processus d'égalisation peut être constitué
 par un processus DDFSE à entrées/sorties pondérées couplé
 à une réestimation de type *bootstrap*, B-ST.

Sur la figure 2c, les mêmes étapes que celles
 réalisées à la figure 2a portent les mêmes références.

25 Dans le cadre de la mise en œuvre du procédé objet
 de la présente invention en liaison avec la figure 2c, on
 indique que le processus d'égalisation est un processus de
 type DDFSE dans lequel un seul survivant par noeud est
 retenu.

30 Dans ces conditions, le procédé objet de la
 présente invention consiste en outre, préalablement à

toute itération, à calculer, en une étape A_1 , à partir de l'estimation linéaire initiale réalisée à l'étape A pour les coefficients de la réponse impulsionnelle du canal de transmission, un filtre à phase minimale $\hat{P}_{(z)}^1$,
 5 respectivement un filtre anticausal $\hat{Q}_{(z)}^1$, les filtres à phase minimale et anticausal vérifiant la relation :

$$H_{(z)}^1 * \hat{Q}_{(z)}^1 = \hat{P}_{(z)}^1$$

10 Préalablement à toute itération, le filtre $\hat{P}_{(z)}^{l=0}$ est défini comme un canal de transmission à phase minimale initial.

En outre, le procédé objet de la présente invention, en référence à la figure 2c, consiste par
 15 itération, à soumettre la séquence de symboles reçus au processus d'égalisation conditionnellement aux valeurs du filtre à phase minimale $\hat{P}_{(z)}^l$ défini comme un canal de transmission à phase minimale successif pour l'itération courante, c'est-à-dire l'itération de rang $l = l+1$
 20 successivement.

En outre, le procédé objet de la présente invention consiste, à partir de l'estimation linéaire actualisée $\hat{H}_{(z)}^{l+1}$ pour l'itération suivante à effectuer une
 actualisation du filtre $\hat{P}_{(z)}^{l+1}$ à phase minimale défini comme
 25 un canal de transmission à phase minimale successif et du filtre anticausal $\hat{Q}_{(z)}^{l+1}$ associé à ce dernier.

L'opération d'actualisation des filtres à phase minimale $\hat{P}_{(z)}^{l+1}$ et $\hat{Q}_{(z)}^{l+1}$ est représentée à l'étape E_{21} de la figure 2c.

Le caractère itératif de cette itération est représenté par l'étape G, pour laquelle $l = l+1$, le caractère itératif de l'estimation des coefficients de la réponse impulsionnelle du canal de transmission, d'une part, et de l'échange d'information a priori entre les processus d'égalisation et de décodage B, C, étant également représenté par la même opération désignée par l'étape F.

En ce qui concerne la mise en œuvre des étapes A_1 de calcul du filtre à phase minimale et de filtre anticausal, respectivement de l'actualisation des valeurs de ces filtres à l'étape E_{21} représentée en figure 2c, on indique que ces étapes de calcul peuvent être effectuées par la méthode du CEPSTRE, laquelle sera décrite ultérieurement de manière plus détaillée dans la description, cette méthode de calcul, ainsi que représenté en figure 2d, consistant, en une étape A_{10} respectivement E_{210} , en un mode de calcul spécifique à partir d'une transformée de Fourier rapide à 256 coefficients par exemple.

En ce qui concerne l'étape E consistant à effectuer une estimation actualisée des coefficients de la réponse impulsionnelle du canal de transmission pour l'itération suivante, et en particulier dans le cas du processus de type *bootstrap* précédemment mentionné, celle-ci consiste, ainsi que représenté en figure 2e, à soumettre la séquence de sortie pondérée sur bits décodés,

c'est-à-dire en sortie du processus de décodage, à un processus de réentrelacement, noté E_a , puis à soumettre le flux de la séquence de sortie pondérée réentrelacée issue de l'étape E_a à une décision dure pour reconstituer les symboles reçus, cette opération étant notée E_b sur la figure 2e précitée, et, enfin, à soumettre les symboles reçus reconstitués à un processus de pseudo-inversion linéaire sur la totalité des symboles reçus reconstitués, cette opération étant notée E_c sur la figure 2e.

Le mode de mise en œuvre du procédé objet de la présente invention n'est pas limité à l'exemple de processus d'égalisation tel que le DDFSE précédemment décrit en liaison avec les figures 2c à 2e.

En effet, dans le cadre de la mise en œuvre d'une réestimation de type *bootstrap*, il est également possible de prévoir la mise en œuvre d'un processus d'égalisation différent du processus DDFSE. Ainsi, un autre processus d'égalisation peut être mis en œuvre tel que le processus désigné par GSOVA, pour *Generalized Soft Viterbi Algorithm*, lequel consiste en un processus DFSE dans lequel est retenu plus d'un survivant par nœud.

Cette technique permet de combattre efficacement la propagation d'erreur bien connue pour le processus de type DDFSE, lequel nécessite d'ailleurs, pour cette raison, la mise en œuvre d'un filtre adapté de blanchissement du signal.

Le processus GSOVA ne nécessite pas l'introduction d'un tel filtrage mais présente l'inconvénient majeur de ne pas se prêter à un calcul de type aller-retour, "*forward backward*", pour le calcul des sorties souples du processus d'égalisation à sorties pondérées. Toutefois,

50th Vehicular Technology Conference , Amsterdam, The Netherlands, September 19-22, 1999.

En particulier, on indique que la mise en œuvre de l'estimation actualisée précitée par itération EM et l'utilisation des probabilités a posteriori sur les états du treillis produites par le processus d'égalisation à l'itération courante ainsi que la valeur estimée courante des coefficients de la réponse impulsionnelle du canal de transmission correspond avantageusement à la sélection des positions 1,2 sur la figure 2a, alors que par exemple, la mise en œuvre de l'étape d'estimation actualisée des coefficients de la réponse impulsionnelle du canal de transmission par le processus de type *bootstrap* correspond à la sélection de la position 3 sur la même figure 2a précitée.

Une description plus détaillée d'une mise en œuvre d'un système de détection et de décodage itératif de symboles codés et entrelacés transmis sur un canal de transmission couplé à un processus de réestimation des coefficients de ce canal sera maintenant donnée en liaison avec les figures 3a à 3d et les figures suivantes.

En référence à la figure 3a, on indique que le système objet de la présente invention reçoit la séquence des symboles reçus, notée $\bar{y} = \{y_i\}$. La séquence de symboles reçus est conforme au format décrit précédemment dans la description et constituée de paquets de symboles tels que représentés en figure 1c.

Ainsi qu'on l'observera sur la figure 3a, le système objet de la présente invention comporte un module 1 d'égalisation à entrées et sorties souples, noté égaliseur SISO, recevant la séquence des symboles reçus et

délivrant une séquence de sorties pondérées sur bits de symboles égalisés, notée S_1 .

En outre, le système objet de l'invention comporte un module 2 de calcul et d'échange itératif d'information a priori, cette information a priori étant calculée, d'une part, sur les bits symboles en provenance des bits symboles décodés, c'est-à-dire sur une séquence S_2 délivrée par le processus de décodage, cette information a priori étant destinée au processus d'égalisation et délivrée selon une séquence S''_2 à l'entrée du module 1 d'égalisation à entrées et sorties souples précité. Le module de calcul et d'échange d'information a priori permet d'autre part de calculer une information a priori sur les bits codés, selon une séquence S''_1 représentative de cette information a priori en provenance des bits de symboles égalisés, c'est-à-dire de la séquence S_1 , l'information a priori sur bits codés S''_1 étant destinée au processus de décodage et délivrée comme variable d'entrée au processus de décodage précité.

Le système objet de l'invention tel que représenté en figure 3a comprend enfin un module 3 de décodage à entrées et sorties souples, noté décodeur SISO, recevant l'information a priori représentée par la séquence S''_1 sur les bits codés et délivrant la séquence de sorties pondérées sur bits décodés, notée S_2 , issue du processus de décodage et donc délivrée par le module 3 de décodage à entrées et sorties souples.

Enfin, on indique que le système objet de la présente invention comporte avantageusement un module 4 d'estimation itérative actualisée des coefficients de la réponse impulsionnelle du canal de transmission en

5

10

15

20

25

30

décodage et du module décodeur 3 SISO finalement choisi pour la mise en œuvre du procédé et du dispositif objets de la présente invention. Bien entendu, le type de processus et de module d'estimation itérative actualisée
 5 des coefficients de la réponse impulsionnelle du canal de transmission est lié au choix du type de module égaliseur, respectivement de module décodeur SISO finalement retenu.

Un mode de mise en œuvre préférentiel non limitatif du module 2 de calcul et d'échange itératif d'information a priori sera maintenant décrit en liaison
 10 avec la même figure 3a.

Ainsi que représenté sur la figure précitée, on indique que le module 2 de calcul et d'échange itératif d'information a priori peut comporter avantageusement un
 15 premier module 20 de soustraction à la séquence de sorties pondérées sur bits de symboles égalisés S_1 délivrée par le module égaliseur SISO 1 de l'information a priori S''_2 sur les bits de symboles issue du processus de décodage, le premier module 20 de soustraction permettant d'engendrer
 20 une séquence extrinsèque, notée S'_1 , cette séquence extrinsèque correspondant en fait à une information a priori potentielle en provenance des bits de symboles égalisés. On comprend en effet que la séquence S'_1 représente cette information a priori potentielle en
 25 raison du processus d'entrelacement à l'émission de la séquence des bits de symboles transmis et finalement reçus.

Le module 2 de calcul et d'échange itératif comporte également un module 21 de désentrelacement de la
 30 séquence extrinsèque S'_1 représentant l'information a priori potentielle précitée, le module 21 de

désentrelacement, noté Π^{-1} permettant d'engendrer la séquence d'entrées pondérées S''_1 contenant l'information en provenance du canal et l'information a priori sur les bits codés en provenance de l'égalisation.

5 En outre, le module 2 de calcul et d'échange itératif d'information comprend un deuxième module 22 de soustraction à la séquence de sorties pondérées sur bits décodés S_2 délivrée par le module décodeur SISO 3 de la séquence d'entrées pondérées S''_1 précitée, le deuxième
10 module 22 de soustraction permettant d'engendrer une séquence d'information extrinsèque sur bits décodés, notée S'_2 , laquelle représente une information a priori potentielle sur bits décodés compte tenu du processus de désentrelacement nécessaire à l'opération de décodage.

15 Enfin, le module 2 de calcul et d'échange itératif d'information a priori comporte un module 23 de réentrelacement, noté Π , recevant la séquence d'information extrinsèque S'_2 sur bits décodés et permettant d'engendrer l'information a priori S''_2 sur les
20 bits de symboles, laquelle est délivrée, d'une part, au module égaliseur SISO 1 et, d'autre part, bien entendu, en boucle au premier module soustracteur 20.

 Dans le cas du mode de réalisation représenté en figure 3a du module 2 de calcul et d'échange itératif
25 d'information a priori, on indique que le calcul de l'information a priori représentée par les séquences S''_1 , respectivement S''_2 délivrées au module décodeur SISO, respectivement au module égaliseur SISO, sont symétriques et que toute itération réalisée sur le calcul des
30 informations a priori précitées permet finalement de

renforcer et affiner les performances de l'égaliseur 1 et du décodeur 3 SISO finalement mis en œuvre.

Un premier mode de mise en œuvre spécifique non limitatif d'un système objet de la présente invention sera maintenant décrit en liaison avec la figure 3b dans le cas où, d'une part, le module égaliseur SISO 1 est constitué par un module d'égalisation MLSE à entrées/sorties souples et le module décodeur SISO 3 est constitué par un module de décodage BCJR à entrées/sorties souples et où le module 4 d'estimation itérative actualisée comprend un module 40 d'estimation initiale des coefficients de la réponse impulsionnelle du canal de transmission, ainsi qu'un module 41 d'estimation itérative actualisée de type EM, pour *Expectation Maximization* des coefficients de la réponse impulsionnelle du canal de transmission.

En ce qui concerne le module égaliseur 1, celui-ci peut être constitué par un module égaliseur de type MLSE à sorties et entrées pondérées, et donc de type SISO.

Dans ces conditions, le canal discret équivalent tel que représenté en figure 1d, mais compte tenu du choix du module égaliseur et du module décodeur, peut être vu comme un code convolutif non récursif non systématique, variant dans le temps, et de longueur de contrainte K_{ch} , cette longueur de contrainte représentant le nombre de coefficients du canal discret.

Dans ces conditions, on associe au canal discret correspondant générateur d'interférences entre symboles IES un treillis régulier associé au modèle Markovien de ce canal, ce treillis étant noté $T_{ch}(S, B, \theta)$. Chaque branche ou transition $b \in B$ de ce treillis à une section temporelle t comporte trois champs :

- l'état de départ $s' \in S$;
- l'état d'arrivée $s \in S$;
- une séquence binaire entrante, notée $\bar{g}^{(b)} = \{x_{(t,i)}\}_{i \in [1, \log 2M]}$ représentée en un entier, symbole de modulation.

5 Pour une itération courante de rang l et conditionnellement à une estimée $\hat{H}_{(z)}^{(l)}$ des coefficients du canal de transmission, le module égaliseur à maximum de vraisemblance à entrées et sorties pondérées 1 de type SISO MLSE calcule un rapport approché de probabilités a
 10 posteriori sur chaque bit de chaque symbole de type M-aire de modulation, vérifiant la relation (1) :

$$L_{\text{sof}}^{(l)}(x_{l,i}) = \ln \frac{\Pr(x_{l,i} = 1 | \bar{y}; \hat{H}_{(z)}^{(l)})}{\Pr(x_{l,i} = 0 | \bar{y}; \hat{H}_{(z)}^{(l)})} = \ln \frac{\max_{b \in B, g_i^{(b)} = 1} \Pr(b, \bar{y}; \hat{H}_{(z)}^{(l)})}{\max_{b \in B, g_i^{(b)} = 0} \Pr(b, \bar{y}; \hat{H}_{(z)}^{(l)})} \quad (1)$$

15 Dans cette relation, \bar{y} représente la séquence complexe des symboles reçus de longueur τ_{ch} et $\Pr\langle . | \rangle$ représente la probabilité conditionnelle à la connaissance des symboles reçus et des paramètres du canal.

Toute probabilité conjointe $\Pr(b, \bar{y}; \hat{H}_{(z)}^{(l)})$ associée à la
 20 transition $b = (s_{t-1} = s', \bar{g}^{(b)}, s_t = s)$ peut être décomposée en un produit de trois densités de probabilités, selon la relation (2) :

$$\Pr(b, \bar{y}; \hat{H}_{(z)}^{(l)}) \propto \alpha_{l-1}(s'; \hat{H}_{(z)}^{(l)}) \gamma_t(s, s'; \hat{H}_{(z)}^{(l)}) \beta_l(s; \hat{H}_{(z)}^{(l)}) \quad (2)$$

où :

$$\alpha_1(s; \hat{H}_{(z)}^{(l)}) = p(s_1 = s, \bar{y}_{1 \rightarrow l}; H_{(z)}^{(l)})$$

$$\beta_1(s; \hat{H}_{(z)}^{(l)}) = p(\bar{y}_{l+1 \rightarrow \tau c} | s_1 = s; \hat{H}_{(z)}^{(l)})$$

5

$$\gamma_1(s, s'; \hat{H}_{(z)}^{(l)}) = p(s_1 = s, y_1 | s_{l-1} = s'; \hat{H}_{(z)}^{(l)})$$

Le module 1 égaliseur SISO MLSE calcule alors
récursivement les densités de probabilités $\alpha_{l-1}(s'; \hat{H}_{(z)}^{(l)})$ et

10 $\beta_1(s; \hat{H}_{(z)}^{(l)})$ en utilisant une double récursion aller-retour
selon la relation (3) :

$$\alpha_1(s; \hat{H}_{(z)}^{(l)}) = \max_{s' \in S} \gamma_1(s, s'; \hat{H}_{(z)}^{(l)}) \alpha_{l-1}(s'; \hat{H}_{(z)}^{(l)}) \quad (3)$$

$$15 \quad \beta_1(s; \hat{H}_{(z)}^{(l)}) = \max_{s' \in S} \gamma_{l+1}(s'; s; \hat{H}_{(z)}^{(l)}) \beta_{l+1}(s'; \hat{H}_{(z)}^{(l)})$$

Pour les transitions existantes, l'expression des
métriques est alors donnée par la relation (4) :

$$20 \quad \gamma_1(s, s'; \hat{H}_{(z)}^{(l)}) = p(y_1 | s, s'; \hat{H}_{(z)}^{(l)}) \Pr(s | s') \quad (4)$$

$$p(y_1 | s, s'; \hat{H}_{(z)}^{(l)}) =$$

$$p(y_1 | \Psi(\bar{g}^{(b)}), \hat{H}_{(z)}^{(l)}) \propto \exp\left(-\frac{1}{2\sigma^2} \|y_1 - \hat{h}_0^{(l)} z_1 - \hat{h}_1\|^2\right)$$

où :

- $\hat{H}_{(z)}^{(l)}$ désigne l'estimée du canal à l'itération τ ;
- $z_l = \Psi(\overline{g}^{(b)})$ est le complexe associé au symbole entier M-aire $\overline{g}^{(b)}$ porté par la branche b ;
- 5 ▪ \hat{I}_l est le terme d'IES :

$$\hat{I}_l = \sum_{j=1}^{K_{ch}-1} \hat{h}_j^{(l)} \Psi(x_{l-j}) = \sum_{j=1}^{K_{ch}-1} \hat{h}_j^{(l)} z_{l-j}$$

- σ^2 représente la variance de bruit.

Dans la relation (4) précitée, on indique que le terme \hat{I}_l représentant le terme d'interférence entre symboles implique la séquence de symboles M-aires, séquence notée $\{x_{l-1}, x_{l-2}, \dots, x_{l-K_{ch}+1}\}$ intégralement contenue dans l'état ancêtre s' du treillis considéré.

En prenant en compte une parfaite décorrélation des bits de la séquence décodée après réentrelacement, la relation entre probabilités conditionnelles vérifiant la relation (5) :

$$\Pr(s|s') = \Pr(x_l = \overline{g}^{(b)}) = \prod_{i=1}^{\log_2 M} \Pr(x_{l,i} = g_i^{(b)}) \quad (5)$$

20

la relation (1) précédente peut finalement être subdivisée en deux termes représentatifs de la séquence S_1 , selon la relation (6) :

$$L_{\text{soft}}^{(l)}(x_{l,i}) = \ln \frac{\Pr(x_{l,i} = 1)}{\Pr(x_{l,i} = 0)} \quad (6)$$

log a priori term

(terme de logarithme de l'information a priori)

$$+ \ln \frac{\max_{b \in B, g^{(b)}=1} \alpha_{l-1}(s'; \hat{H}_{(z)}^{(l)}) \beta_1(s; \hat{H}_{(z)}^{(l)}) p(y_1 | \Psi(\bar{g}^{(b)})); \hat{H}_{(z)}^{(l)} \prod_{l=1, l \neq i}^{\log_2 M} \Pr(x_{l,i} = g_l^{(b)})}{\max_{b \in B, g^{(b)}=0} \alpha_{l-1}(s'; \hat{H}_{(z)}^{(l)}) \beta_1(s; \hat{H}_{(z)}^{(l)}) p(y_1 | \Psi(\bar{g}^{(b)})); \hat{H}_{(z)}^{(l)} \prod_{l=1, l \neq i}^{\log_2 M} \Pr(x_{l,i} = g_l^{(b)})}$$

log extrinsic term

5 (terme de logarithme de l'information extrinsèque)

Il vient :

$$S''_2 = \ln \frac{\Pr(x_{l,i} = 1)}{\Pr(x_{l,i} = 0)}$$

et :

$$10 \quad S'_1 = L_{\text{soft}}^{(l)}(x_{l,i}) - S''_2$$

De manière plus spécifique, on indique que le module 1 égaliseur SISO MLSE peut être transposé dans le domaine logarithmique en appliquant les deux règles ci-après :

15

Règle 1

Toute grandeur exponentielle e^{-Q} avec $Q \geq 0$ est transformée en $Q \leftarrow -\ln e^{-Q}$;

Règle 2

Toute expression de la forme $-\ln\left\{\max_{\zeta} e^{-Q_{\zeta}}\right\}$ est convertie en $\min_{\zeta} Q_{\zeta}$ et calculée récursivement ;

expressions dans lesquelles \ln désigne le logarithme népérien, \max et \min représentent la valeur maximale, respectivement minimale des quantités correspondantes.

Un deuxième mode de réalisation particulier du système objet de la présente invention sera maintenant décrit en liaison avec la figure 3c dans le cas où le module égaliseur SISO 1 est constitué par un module égaliseur SISO DDFSE, le module décodeur SISO 3 est constitué par un module décodeur SISO BCJR à entrées/sorties souples, et le module 4 d'estimation itérative actualisée est réalisé au moyen d'un module de type *bootstrap*.

En référence à la figure 3c précitée et pour la mise en œuvre considérée, le système objet de la présente invention est alors complété par un module de filtrage anticausal, portant la référence 0, recevant les paramètres calculés de filtre anticausal $\hat{Q}_{(z)}^{(1)}$, ce filtre anticausal recevant la séquence des symboles \bar{y} des symboles reçus et délivrant une séquence de symboles reçus transformée, notée y^i , dans les conditions décrites précédemment dans la description. La séquence des symboles reçus transformée précitée est alors reçue par le module égaliseur SISO DDFSE 1 en lieu et place de la séquence de symboles \bar{y} .

En outre, en référence à la même figure 3c, le module égaliseur SISO DDFSE 1 reçoit les valeurs calculées du filtre à phase minimale $\hat{P}_{(z)}^{(l)}$, le filtre à phase minimale précité correspondant à un nouveau canal à minimum de phase à chaque itération sur lequel le module égaliseur 1 de type SISO DDFSE agit.

En ce qui concerne le module 4 d'estimation itérative actualisée des coefficients de la réponse impulsionnelle du canal, on indique que pour la mise en œuvre d'un module de type *bootstrap*, celui-ci comporte, ainsi que représenté sur la figure 3c, un module 41 de réentrelacement de la séquence S_2 de sorties pondérées sur bits décodés issue du processus de décodage et délivrée par le module décodeur SISO BCJR 3, le processus de réentrelacement étant noté Π . Le module 41 de réentrelacement délivre une séquence de sorties pondérées sur bits décodés réentrelacés. En outre, le module 4 précité comporte un module 42 de décision dure recevant la séquence de sorties pondérées sur bits décodés et réentrelacés et délivrant une séquence de bits de symboles reçus reconstitués. On comprend en particulier que le module 42 peut être constitué par un comparateur à seuil permettant de délivrer une séquence de bits de symboles reçus reconstitués par comparaison à la valeur de seuil précitée.

Enfin, le module 4 d'estimation itérative actualisée comporte également un module 43 de pseudo-inversion linéaire sur la totalité des symboles reçus reconstitués, permettant de délivrer une estimation

actualisée des coefficients de la réponse impulsionnelle du canal de transmission $\hat{H}_{(z)}^{(l+1)}$.

Le module 4 d'estimation itérative actualisée tel que représenté en figure 3c comporte également un
 5 estimateur initial 40 recevant la séquence de symboles reçus \bar{y} et permettant de délivrer la valeur estimée de la réponse impulsionnelle du canal préalablement à toute itération, c'est-à-dire les valeurs $\hat{H}_{(z)}^{(l=0)}$. Un module de calcul 44 reçoit, d'une part, les informations délivrées
 10 par le module 40 et par le module 43, estimateur initial, respectivement réestimateur linéaire, pour délivrer les valeurs calculées du filtre anticausal $\hat{Q}_{(z)}^{(l)}$ et du filtre à phase minimale $\hat{P}_{(z)}^{(l)}$.

D'une manière non limitative, on indique que le
 15 module 44 de calcul précité peut avantageusement consister en un module de calcul par la méthode du CEPSTRE.

Pour une description plus détaillée d'un tel module de calcul et de la méthode précitée, on pourra
 utilement se reporter à l'article intitulé "*Filtre correcteur de phase pour égaliseurs sous-optimaux*",
 20 Annales de Télécommunications, n°9-10, 1992, publié par A VAUTIER, J.C. DANY, C. MOUROT.

Le fonctionnement du dispositif représenté en figure 3c est alors le suivant. L'ensemble constitué par
 25 le module égalisateur 1 de type SISO DDFSE et le module décodeur de type SISO BCJR 3 constituant un turbodétecteur réalise chaque itération conditionnellement aux valeurs du filtre à phase minimale $\hat{P}_{(z)}^{(l)}$.

Pour chacune des itérations précitées, les étapes 1 et 2 successives sont réalisées de la manière ci-après :

Etape 1

5 A partir des sorties pondérées produites par le module égaliseur 1, une information extrinsèque est calculée au niveau binaire pour chacun des m paquets de symboles concaténés, cette information extrinsèque correspondant à celle délivrée par le premier module soustracteur 20 et désignée par la séquence S'_1 .

Etape 2

Après désentrelacement par le module de désentrelacement 21, l'information a priori correspondante est utilisée
15 comme information de vraisemblance sur les bits codés pour le module décodeur 3. Ce dernier évalue les fiabilités sur chaque bit codé selon la séquence S_2 précédemment décrite dans la description, le deuxième module soustracteur 22 extraie une information extrinsèque, laquelle, après
20 réentrelacement par l'intermédiaire du module 23, est utilisée par le module égaliseur 1 comme information a priori sur les bits composant les symboles reçus en vue d'une nouvelle itération.

A la fin de chaque itération de rang 1 réalisée grâce à
25 l'échange d'information a priori entre le module égaliseur 1 et le module décodeur 3, le module 4 d'estimation itérative actualisée réalise, à partir de la séquence S_2 , une décision dure sur chaque bit codé à partir des valeurs de fiabilité représentées par la séquence S_2 précitée.
30 Après réentrelacement par l'intermédiaire du module 41, le flux de bits codés reconstitués et estimés est utilisé

pour recomposer chacun des m paquets de symboles concaténés. Le processus *bootstrap* est alors appliqué paquet par paquet. Le module 43 de réestimation linéaire permet, par pseudo-inversion linéaire appliquée sur la

5 totalité des symboles composants de produire une nouvelle estimée, notée $\hat{H}_{m(z)}^{(l+1)}$ des coefficients du canal de transmission pour chaque paquet m considéré. Les paramètres des filtres, anticausal et à phase minimale, peuvent alors être dérivés pour le paquet considéré de

10 rang m pour l'itération à venir de rang $l+1$.

L'utilisation des bits produits en sortie du module décodeur 3, c'est-à-dire la séquence S_2 , permet de bénéficier de la diversité temporelle introduite par l'entrelacement engendré à l'émission. Par ailleurs, pour

15 chaque itération, les symboles réévalués après réentrelacement et utilisés pour la réestimation par le processus *bootstrap* sont bien plus fiables que ceux délivrés en sortie du module égaliseur 1, car ces derniers bénéficient de la puissance correctrice apportée par le

20 décodage.

Différentes indications seront maintenant données en ce qui concerne un justificatif théorique du mode opératoire du module égaliseur 1 SISO DDFSE et du processus dit *bootstrap* consistant en une réestimation des

25 155 symboles de chacun des m paquets concaténés de symboles reçus à partir des fiabilités sur les bits codés en sortie du module décodeur 3.

Pour une modulation M-aire et un canal de transmission à K_{ch} coefficients, la complexité du treillis de décodage en nombre d'états s'exprime par la relation :

30

$$W_{mlse} = M^{K_{ch}-1}.$$

La plupart des canaux de transmission de test
5 utilisés dans le cadre de la normalisation ne possèdent
pas plus de $K_{ch} = 6$ coefficients.

Une approche d'égalisation MLSE, optimale séquence
par séquence, nécessiterait la mise en œuvre d'un treillis
comportant 32 768 états dans le cas d'une modulation MDP8
10 où $M = 8$. Cette modulation est utilisé dans le cas du GSM
évolué, EDGE. Un tel treillis ne peut être mis en œuvre
d'un point de vue pratique.

En conséquence, il est donc nécessaire de mettre
en œuvre un processus d'égalisation sous-optimal.

15 Parmi les égaliseurs et les processus
d'égalisation basés sur des treillis simplifiés,
l'égaliseur de type DFSE apparaît comme un bon compromis
offert entre performance et complexité. En effet, les
états du treillis sur lequel l'égaliseur DFSE opère sont
20 calculés en ne prenant en compte que les premiers
coefficients de la réponse impulsionnelle du canal et la
complexité d'états du treillis requis se réduit à la
valeur :

$$W_{dfse} = M^{L_{ch}-1}$$

25 où L_{ch} désigne les premiers coefficients de la réponse
impulsionnelle du canal de transmission pris en compte.

L'approche d'égalisation DFSE consiste en fait à
récupérer l'influence des coefficients résiduels dans le
30 calcul de la métrique par un traitement sur les chemins
survivants. Dans le cas où une grande partie de

l'interférence entre symboles est contenue dans les $K_{ch}-L_{ch}$ derniers coefficients de la réponse impulsionnelle du canal, la dégradation en performance par rapport à un égaliseur ou un processus d'égalisation MLSE optimal est significative.

Pour garantir une performance moyenne proche de la performance optimale, on réalise alors un préfiltrage correcteur en amont du module égaliseur 1, ce préfiltrage ayant pour but de convertir la réponse impulsionnelle du canal discret équivalent en une réponse correspondant à celle d'un filtre à phase minimale où l'énergie du signal est concentrée dans les L_{ch} premiers coefficients. Un tel préfiltrage accroît considérablement la pertinence des métriques de transition évaluées par le module égaliseur 1.

La différence essentielle entre le processus d'égalisation DFSE et le processus d'égalisation MLSE tient dans le calcul de la métrique de transition, toutes les autres équations et relations restant toutefois valables par ailleurs.

Ainsi, la valeur des probabilités conditionnelles s'écrit selon la relation (7) :

$$P(y_1 | S'; \hat{p}_{(z)}^{(l)}) = P(y_1 | \Psi(\bar{g}^{(b)}), \hat{p}_{(z)}^{(l)}) \propto \exp\left(-\frac{1}{2\sigma^2} \|y_1 - \hat{p}_0^{(l)} z_1 - \hat{i}_1^{(l)} - \hat{i}_1^{(2)}\|^2\right) \quad (7)$$

25

où :

- $\hat{p}_{(z)}^{(l)}$ désigne l'estimée du filtre à phase minimale réévalué par la méthode du CEPSTRE à l'itération 1 ;

- $\hat{p}_j^{(l)}$ représente le $j^{\text{ème}}$ coefficient du filtre à phase minimale ;
- $z_l = \Psi(\overline{g}^{(b)})$ est le nombre complexe associé au symbole entier M-aire $\overline{g}^{(b)}$ porté par la branche b ;
- 5 ▪ $\hat{i}_l^{(l)}$ est la premier partie du terme d'IES :

$$\hat{i}_l^{(l)} = \sum_{j=1}^{L_{ch}-1} \hat{p}_j^{(l)} \Psi(x_{l-j}) = \sum_{j=1}^{L_{ch}-1} \hat{p}_j^{(l)} z_{l-j}$$

10 qui implique la séquence de symboles M-aires $\{x_{l-1}, x_{l-2}, \dots, x_{l-L_{ch}+1}\}$, intégralement contenue dans l'état ancêtre s' du sous-treillis ;

- $\hat{i}_l^{(2)}$ est la seconde partie du terme d'IES :

$$\hat{i}_l^{(2)} = \sum_{j=1}^{L_{ch}-1} \hat{p}_j^{(l)} \Psi(x_{l-j}) = \sum_{j=1}^{L_{ch}-1} \hat{p}_j^{(l)} z_{l-j}$$

15 En ce qui concerne $\hat{i}_l^{(2)}$, seconde partie du terme d'interférence entre symboles, on indique que celui-ci implique la séquence de symboles M-aires $\{x_{l-L_{ch}}, x_{l-L_{ch}-1}, \dots, x_{l-K_{ch}+1}\}$ obtenue en remontant le chemin survivant $I(S')$ partant de l'état ancêtre s' du sous-treillis et stocké

20 dans une matrice de remontée (*trace back matrix*).

En ce qui concerne la mise en œuvre du processus de réestimation de type *bootstrap*, on indique que ce dernier consiste en fait en une réestimation des 155 symboles de chacun des m paquets de symboles concaténés à

partir des fiabilités sur bits codés en sortie du module décodeur 3, c'est-à-dire à partir de la séquence S_2 .

Le flux des bits codés ainsi réestimés, suite aux opérations réalisées par les modules 41 et 42, est réentrelacé puis resegmenté en m paquets de $114 \times$ bits utiles. Dans chacun des paquets considérés, chaque triplet de bits permet de recomposer un symbole MDP8 utile. Le reste des symboles, symboles de queue et symboles de garde, est a priori connu.

A partir de chacun des paquets réestimés, on forme un système matriciel complexe vérifiant la relation (8) :

$$\bar{y} = A^{(l)} \bar{h}^{(l+1)} + \bar{b} \quad (8)$$

relation dans laquelle A définit une matrice de TOEPLITZ définie par la relation (9) :

$$a_{i,j}^{(l)} = \hat{z}_{(i-j+Kch) \bmod 155}^{(l)} \quad (9)$$

Le processus de pseudo-inversion permet alors de fournir une solution minimisant la probabilité d'erreur, ou la distance euclidienne, selon la relation 10 :

$$\bar{h}^{(l+1)} = (A^{\perp} A)^{-1} A^{\perp} \bar{y} \quad (10)$$

Le vecteur $\bar{h}^{(l+1)}$ de coefficient du canal est alors utilisé comme estimée de la valeur des coefficients du canal $\hat{H}_{(z)}^{(l+1)}$.

En ce qui concerne le processus de décodage et la mise en œuvre du décodeur SISO BJCR 3, on pourra se reporter, pour une description plus détaillées, à l'article intitulé "*Maximum Likelihood from incomplete Data via the Idem Algorithms*", publié A.P. DEMSTER, N.M. LAIRD, D.B. RUBIN, J. ROY. Stat. Soc., Sor. 39 pp. 1-38, 1977.

Enfin, un troisième mode de réalisation spécifique du système objet de la présente invention, peut être mis en œuvre, ainsi que décrit en relation avec la figure 3d, dans le cas où le module égaliseur 1 est constitué par un module égaliseur de type GSOVA et que le module de décodage 3 est constitué par un module de décodage BCJR à entrées/sorties souples.

Dans ces conditions, de même que dans le cas de la figure 3c, le module 4 peut être réalisé par un module de réestimation itérative des coefficients de la réponse impulsionnelle du canal de transmission de type *bootstrap*.

Différents essais par simulation de mise en œuvre du procédé et du système objets de la présente invention ont été réalisés.

Ainsi, dans le cadre de la figure 4a, le filtre d'émission pris en compte était celui de la GMSK linéarisée. A la réception, le facteur de roll-off du filtrage en racine de Nyquist était fixé à 0,5. Le code convolutif mis en œuvre à l'émission pour assurer l'introduction de valeurs redondantes dans les bits du symbole transmis était un code récursif systématique de longueur de contrainte 5 admettant un diagramme du treillis à 16 états. Les polynômes générateurs du code

convolutif étaient de la forme donnée par la relation (11) :

$$\begin{aligned} g_1(D) &= 1 \\ g_2(D) &= \frac{1+D+D^2+D^4}{1+D+D^4} \end{aligned} \quad (11)$$

5 Ces conditions de codage impliquent une disante libre de 7. Le processus d'entrelacement II impliquait $m = 8$ paquets de symboles de type GSM évolué, EDGE, soit une profondeur $N = 3 \times 114 \times 8$. La modulation MDP8 choisie contenait la modulation MDP2 afin de pouvoir utiliser les
10 propriétés d'autocorrélation de la séquence CAZAC. Dans ces conditions, les algorithmes de synchronisation et d'estimation de canal pour la première itération sont les mêmes que ceux utilisés dans le système GSM.

Le débit était $R_s = 270,8$ kbauds/s et le canal
15 radiomobile testé était le *Typical Urban* fourni par la norme GSM 05.05. ce canal de transmission est un canal sélectif en fréquence modélisé sous la forme de trajets multiples de RAYLEIGH et dont les coefficients de la réponse impulsionnelle suivent une distribution Gaussienne
20 complexe dont la variation est donnée par le profil Doppler normalisé.

Dans le cas où le canal peut être supposé constant sur la durée d'un paquet de symboles, alors, le profil Doppler n'influe aucunement sur les performances de
25 l'ensemble. Tel était le cas dans le cadre de la simulation à la vitesse choisie de 3 km/h. De plus, dans le cadre de la simulation effectuée, le canal de transmission était considéré indépendant d'un paquet au

suivant, ce qui revient à prendre comme hypothèse un saut de fréquence idéal.

La figure 4a représente un diagramme exprimant en ordonnées la valeur du taux d'erreur binaire et en abscisses, le rapport signal à bruit exprimé en décibels.

A l'observation de la figure précitée, on peut constater une amélioration significative des performances de mise en œuvre du procédé et du système objets de la présente invention, en termes de taux d'erreur de bits au fil des itérations. En particulier, aucun gain en performance n'est observé au-delà de quatre itérations, alors que la première itération correspond sensiblement à celle du récepteur standard.

Le procédé et le système objets de la présente invention permettent ainsi de récupérer une partie importante, soit 1,7 dB, de la dégradation de 2,7 dB introduite par l'estimation bruitée des coefficients du canal de transmission. Cette propriété valide l'intérêt de la réestimation mise en œuvre en particulier par le processus de réestimation *bootstrap*. La courbe de performance à l'itération d'ordre 4 se situe à environ 1 dB de la courbe d'estimation parfaite effectuée sous l'hypothèse de l'itération 3.

Une évaluation du gain en décibels apportée par le procédé et le système objets de la présente invention vis-à-vis de séquences de symboles GSM évoluées EDGE vis-à-vis des récepteurs standard est donnée dans le tableau ci-après :

Taux d'erreur binaire (BER)	Gain en Db/récepteur EDGE standard
$1e-1 = 10^{-1}$	1,8
$1e-2 = 10^{-2}$	2,8
$1e-3 = 10^{-3}$	3,3
$1e-4 = 10^{-4}$	3,9
$1e-5 = 10^{-5}$	4,1

Dans le cas de la figure 4b, une modulation GMSK
 est utilisée, le filtre d'émission restant le même, le
 5 filtre de réception utilisé était du type *Butterworth* avec
 une occupation spectrale $BT = 0,6$. L'entrelacement était
 choisi sur 36 cellules, soit 36×114 bits codés, le code
 de convolution et le canal de transmission de type *Typical*
Urban étant identiques à ceux de la figure 4a. Les
 10 conditions de saut de fréquence idéal sont également
 prises en compte. L'observation de la figure 4b montre
 l'obtention d'un gain sensiblement égal à 2 dB pour un
 taux d'erreur binaire de 10^{-2} .

Enfin, l'invention concerne tout produit logiciel
 15 permettant la mise en œuvre du procédé et la réalisation
 du système objets de l'invention conformément aux
 organigrammes représentés aux dessins figures 2a à 2f et
 3a à 3d de la présente description.

REVENDECATIONS

1. Procédé de détection et de décodage itératif de symboles codés et entrelacés transmis sur un canal de transmission, ces symboles étant transmis à partir d'une séquence de symboles binaires, chaque séquence de symboles reçus comportant au moins, outre les symboles de données, de garde et de queue, des symboles d'apprentissage spécifiques, caractérisé en ce qu'il consiste :

- préalablement à toute itération,
 - à effectuer une estimation linéaire initiale des coefficients de la réponse impulsionnelle du canal de transmission $\hat{H}_{(z)}^{(1)}$ à partir des symboles d'apprentissage spécifiques transmis ;
- par itération :
 - à soumettre le processus d'égalisation et de décodage à un processus itératif d'échange d'information a priori, d'une part, sur les bits de symboles, pour le processus d'égalisation, en provenance du processus de décodage, et, d'une part, sur les bits codés, pour le processus de décodage, en provenance du processus d'égalisation ;
 - à effectuer une réestimation itérative actualisée des coefficients de la réponse impulsionnelle du canal de transmission, en fonction des informations délivrées par le processus itératif d'égalisation et de décodage
 - à répéter les étapes réalisées par itération à l'itération suivante.

2. Procédé selon la revendication 1, caractérisé en ce que ledit processus itératif d'échange

d'information a priori consiste à discriminer la contribution du canal de transmission de la contribution du décodage, cette discrimination consistant, d'une part, à :

- 5 - soustraire de la séquence (S_1) de sorties pondérées sur bits de symboles égalisés issus du processus d'égalisation ladite information a priori (S''_2) sur les bits de symboles, pour engendrer une séquence extrinsèque (S'_1) ;
- 10 - soumettre ladite séquence extrinsèque (S'_1) à un processus de désentrelacement pour engendrer une séquence d'entrées pondérées (S''_1) contenant l'information en provenance du canal et l'information a priori sur les bits codés en provenance de
- 15 l'égalisation ;

et, d'autre part, à :

- soustraire à la séquence de sorties pondérées (S_2) sur bits décodés issue du processus de décodage ladite séquence d'entrées pondérées (S''_1) pour engendrer une
- 20 séquence d'information extrinsèque sur bits décodés (S'_2) ;
- soumettre ladite séquence d'information extrinsèque sur bits décodés (S'_2) à un processus de réentrelacement pour engendrer ladite information a priori (S''_2) sur les
- 25 bits de symboles.

3. Procédé selon la revendication 1 ou 2, caractérisé en ce que ledit processus d'égalisation est un processus d'égalisation de Viterbi à entrées pondérées SISO MLSE couplé à une réestimation par processus itératif

30 EM.

4. Procédé selon la revendication 1 ou 2, caractérisé en ce que le processus d'égalisation est un processus DDFSE à entrées sorties pondérées couplé à une réestimation de type *bootstrap*.

5 5. Procédé selon la revendication 1 ou 2, caractérisé en ce que le processus d'égalisation est un processus de type GSOVA couplé à une réestimation de type *bootstrap*.

10 6. Procédé selon la revendication 1, 2 ou 4, caractérisé en ce que ledit processus d'égalisation consistant en un processus d'égalisation de type DDFSE, dans lequel un seul survivant par nœud est retenu, celui-ci consiste en outre :

- préalablement à toute itération,
 - 15 - à calculer, à partir de ladite estimation linéaire initiale des coefficients de la réponse impulsionnelle $\hat{H}_{(z)}^{(l)}$ du canal de transmission, un filtre à phase minimale $\hat{P}_{(z)}^{(l)}$, respectivement un filtre anticausal $\hat{Q}_{(z)}^{(l)}$, avec $\hat{H}_{(z)}^{(l)} * \hat{Q}_{(z)}^{(l)} = \hat{P}_{(z)}^{(l)}$, le filtre $\hat{P}_{(z)}^{(l)}$
 - 20 étant défini comme un canal de transmission à phase minimale initial, puis
- par itération,
 - à soumettre ladite séquence de symboles reçus audit processus d'égalisation, conditionnellement aux
 - 25 valeurs du filtre à phase minimale $\hat{P}_{(z)}^{(l)}$ défini comme un canal de transmission à phase minimale successif pour l'itération courante, et, à partir de ladite

estimation linéaire actualisée $\hat{H}_{m(z)}^{(l+1)}$ pour l'itération suivante ;

- à effectuer une actualisation, pour l'itération suivante, du filtre $\hat{P}_{(z)}^{(l+1)}$ à phase minimale défini comme un canal de transmission à phase minimale successif, et du filtre anticausal $\hat{Q}_{(z)}^{(l+1)}$ associé à ce dernier.

7. Procédé selon la revendication 6, caractérisé en ce que les étapes de calcul du filtre $\hat{P}_{(z)}^{(l)}$, canal de transmission à phase minimale initial respectivement successif et du filtre anticausal $\hat{Q}_{(z)}^{(l)}$ associé à ces derniers est effectué par la méthode du cepstre.

8. Procédé selon l'une des revendications précédentes, caractérisé en ce que ladite étape consistant à effectuer une estimation actualisée des coefficients de la réponse impulsionnelle $\hat{H}_{(z)}^{(l+1)}$ pour l'itération suivante consiste :

- à soumettre ladite séquence de sorties pondérées sur bits décodés à un entrelacement ;
- à soumettre le flux de la séquence de sorties pondérées ré-entrelacée à une décision dure pour reconstituer les symboles reçus ;
- à soumettre les symboles reçus reconstitués à un processus de pseudo-inversion linéaire sur la totalité des symboles reçus reconstitués.

9. Procédé selon l'une des revendications 1 ou 2, caractérisé en ce que ladite étape consistant à effectuer une estimation actualisée des coefficients de la réponse

impulsionnelle du canal de transmission pour l'itération suivante consiste à effectuer une itération EM utilisant les sorties pondérées sur bits de symboles produites par l'égaliseur à l'itération courante et la valeur estimée courante des coefficients de la réponse impulsionnelle du canal de transmission $\hat{H}_{(z)}^{(l)}$.

10. Système de détection et de décodage itératif de symboles codés et entrelacés sur un canal de transmission, ces symboles étant transmis à partir d'une
- 10 séquence de symboles binaires, chaque séquence de symboles reçus comportant au moins, outre les symboles de données, de garde et de queue, des symboles d'apprentissage spécifiques, caractérisé en ce qu'il comporte au moins :
- des moyens (1) d'égalisation à entrées et sorties souples recevant lesdits symboles reçus et délivrant une séquence de sorties pondérées sur bits de symboles égalisés ;
 - des moyens (2) de calcul et d'échange itératif d'information a priori, d'une part, sur les bits symboles, pour le processus d'égalisation, en provenance des bits symboles décodés, et, d'autre part, sur les bits codés, pour le processus de décodage, en provenance des bits de symboles égalisés ;
 - des moyens (3) de décodage à entrées et sorties souples recevant ladite information a priori sur les bits codés et délivrant une séquence de sorties pondérées sur bits décodés issue du processus de décodage ;
 - des moyens (4) d'estimation itérative actualisée des coefficients de la réponse impulsionnelle du canal de

transmission, en fonction des informations délivrées par le processus itératif d'égalisation et de décodage.

11. Système selon la revendication 10, caractérisé en ce que lesdits moyens (2) de calcul et d'échange itératif d'information a priori comportent :

- des premiers moyens (20) de soustraction à la séquence (S_1) de sorties pondérées sur bits de symboles égalisés de ladite information a priori (S''_2) sur les bits de symboles pour engendrer une séquence extrinsèque (S'_1) ;
- 10 - des moyens (21) de désentrelacement de ladite séquence extrinsèque permettant d'engendrer ladite séquence d'entrées pondérées (S''_1) contenant l'information en provenance du canal et l'information a priori sur les bits codés en provenance de l'égalisation ;
- 15 - des deuxièmes moyens (22) de soustraction à la séquence de sorties pondérées sur bits décodés (S_2) issue du processus de décodage de ladite séquence d'entrées pondérées (S''_1) pour engendrer une séquence d'information extrinsèque sur bits décodés ;
- 20 - des moyens (23) de réentrelacement de ladite séquence d'information extrinsèque sur bits décodés permettant d'engendrer ladite information a priori (S''_2) sur les bits de symboles.

12. Système selon la revendication 10 ou 11, caractérisé en ce que lesdits moyens (4) d'estimation itérative actualisée comportent :

- des moyens (40) d'estimation initiale des coefficients de la réponse impulsionnelle du canal de transmission ;
- des moyens d'estimation itérative actualisée de type EM
- 30 des coefficients de la réponse impulsionnelle du canal de transmission.

13. Système selon les revendications 10 et 12, caractérisé en ce que :

- lesdits moyens d'égalisation (1) sont constitués par des moyens d'égalisation MLSE à entrées/sorties souples ;
- lesdits moyens de décodage (3) sont constitués par des moyens de décodage BCJR à entrées/sorties souples.

14. Système selon les revendications 10 et 12, caractérisé en ce que :

- lesdits moyens d'égalisation (1) sont constitués par des moyens d'égalisation DDFSE à entrées/sorties souples ;
- lesdits moyens de décodage (3) sont constitués par des moyens de décodage BCJR à entrées/sorties souples.

15. Système selon les revendications 10 et 12, caractérisé en ce que :

- lesdits moyens d'égalisation (1) sont constitués par des moyens d'égalisation GSOVA ;
- lesdits moyens de décodage (3) sont constitués par des moyens de décodage BCJR à sorties souples.

16. Système selon la revendication 10 et l'une des revendications 14 ou 15, caractérisé en ce que lesdits moyens (4) d'estimation itérative actualisée comportent :

- des moyens (41) de réentrelacement de la séquence (S_2) de sorties pondérées sur bits décodés issue du processus de décodage, délivrant une séquence de sorties pondérées sur bits décodés réentrelacés ;
- des moyens (42) de décision dure recevant la séquence de sorties pondérées sur bits décodés réentrelacée et délivrant une séquence de bits de symboles reçus reconstitués ;

- des moyens (43) de pseudo-inversion linéaire sur la totalité des symboles reçus reconstitués, permettant de délivrer une estimation actualisée des coefficients de la réponse impulsionnelle du canal de transmission $\hat{H}_{(z)}^{l+1}$.

00635237-031100

ABREGE DESCRIPTIF

L'invention concerne un procédé et un système de détection et de décodage itératif de symboles codés et entrelacés.

Ils permettent, préalablement à toute itération, d'effectuer (A) une estimation linéaire du canal de transmission $\hat{H}_{(z)}^1$ à partir de symboles spécifiques transmis, puis par itérations, de soumettre le processus d'égalisation (B) et de décodage (C) à un échange d'information a priori (D_2) sur les bits de symboles pour le processus d'égalisation (B) en provenance du processus de décodage (C) et sur les bits codés (D_1) pour le processus de décodage (C) en provenance du processus d'égalisation (B) et d'effectuer une réestimation itérative actualisée (G, E_2) du canal de transmission, en fonction des informations délivrées par le processus d'égalisation (B) et de décodage (C). Les étapes réalisées par itération l sont répétées à l'itération suivante $l+1$.

Application à la réception en téléphonie mobile GSM et EDGE.

Figure 2a.

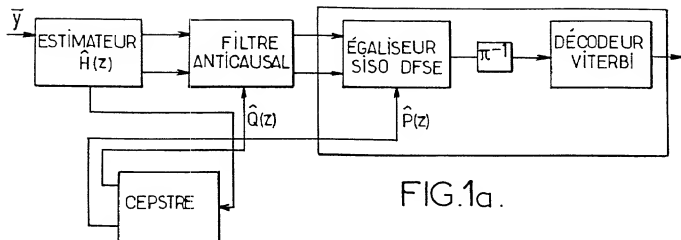
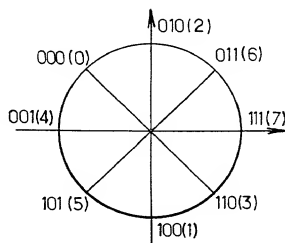


FIG.1b.
(ART ANTÉRIEUR)



SYMBOLES 3 DE QUEUE	SYMBOLES 57 DE DONNÉES	SYMBOLES (CAZAC) 26 APPRENTISSAGE	SYMBOLES 57 DE DONNÉES	SYMBOLES 3 DE QUEUE	SYMBOLES 9 DE GARDE
---------------------------	------------------------------	---	------------------------------	---------------------------	---------------------------

FIG.1c.
(ART ANTÉRIEUR)

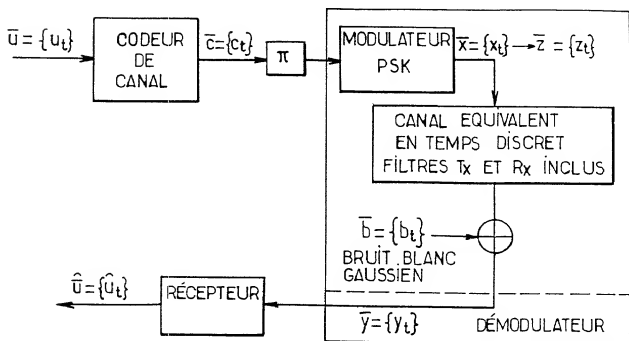
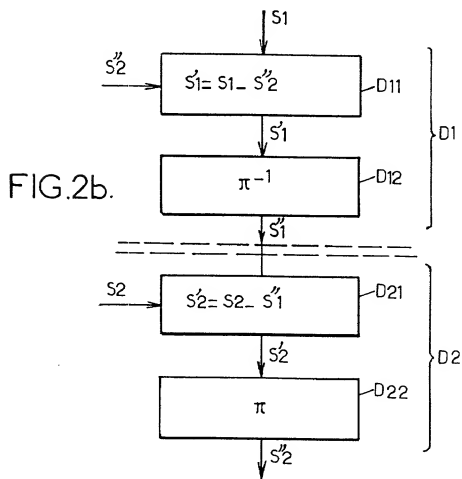


FIG.1d. (ART ANTÉRIEUR)
MODÈLE DISCRET ÉQUIVALENT EN BANDE DE BASE



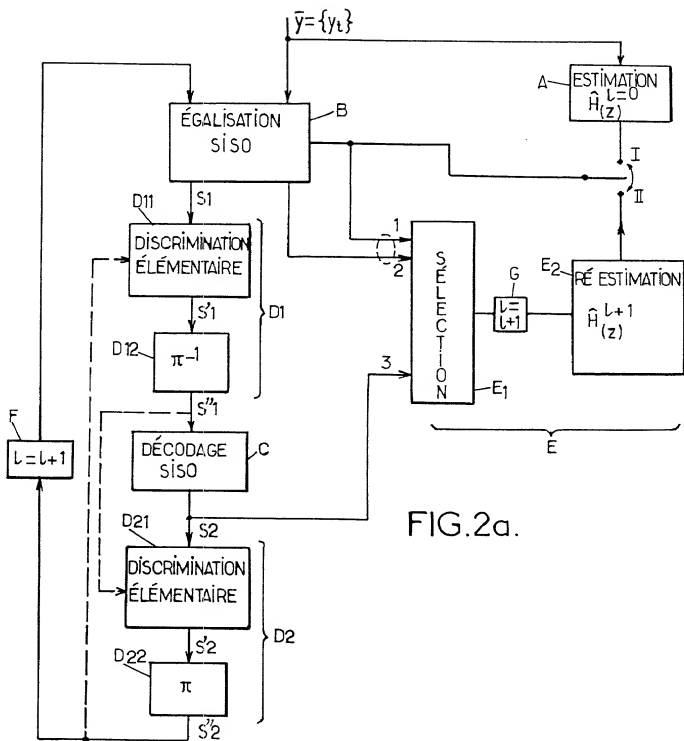


FIG.2a.

FIG.2C :DDFSE+B.ST

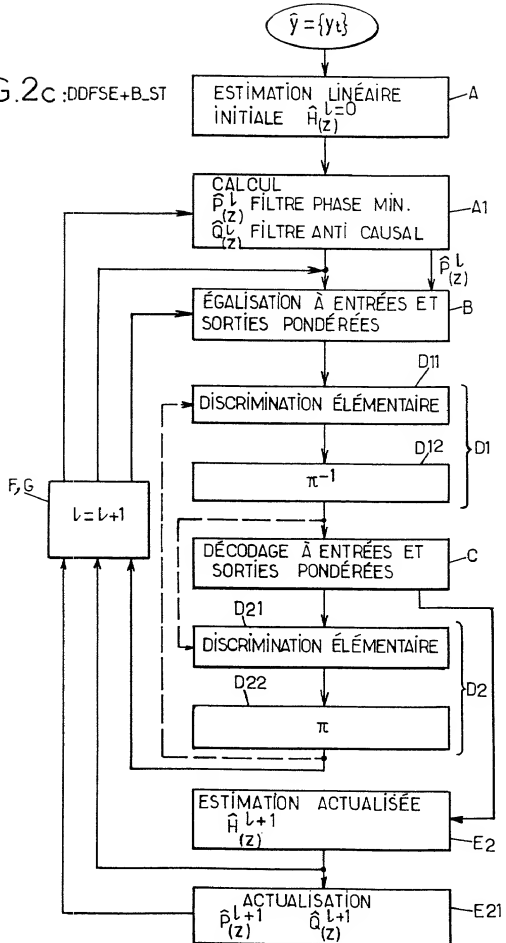
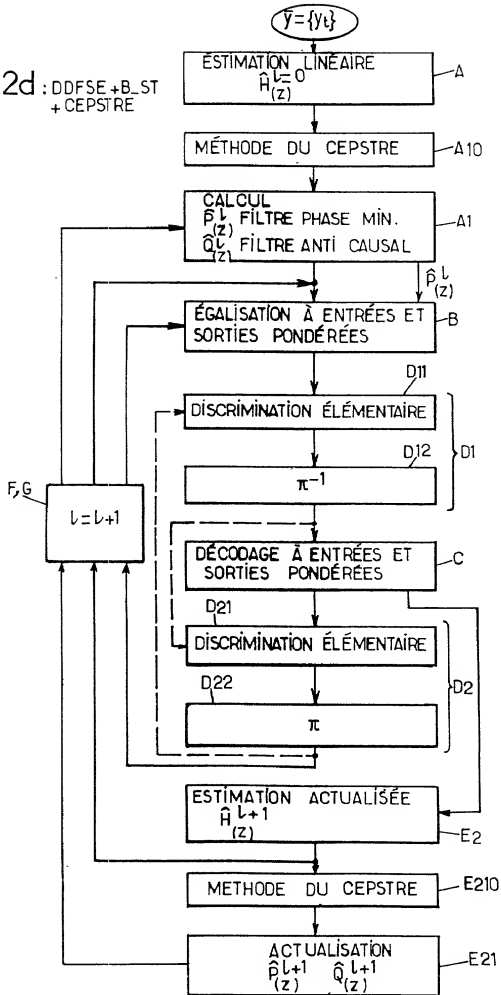


FIG.2d : DDFSE+B-ST
+ CEPSTRE



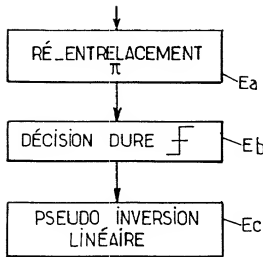
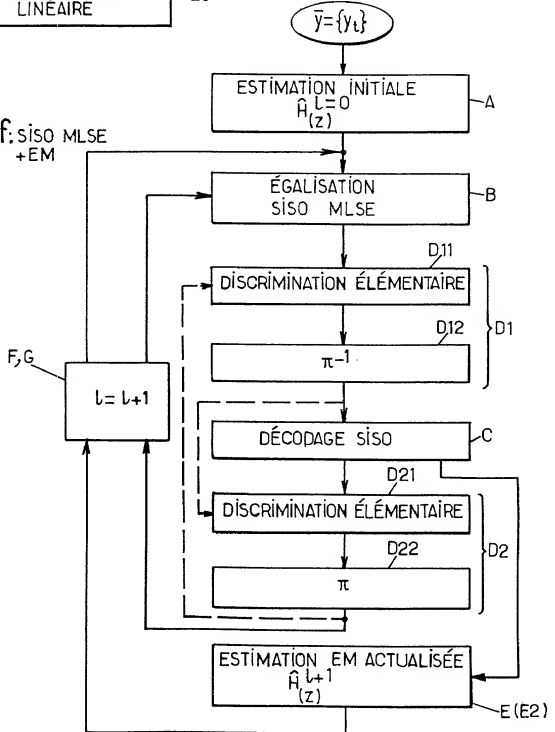


FIG. 2f: siso MLSE + EM





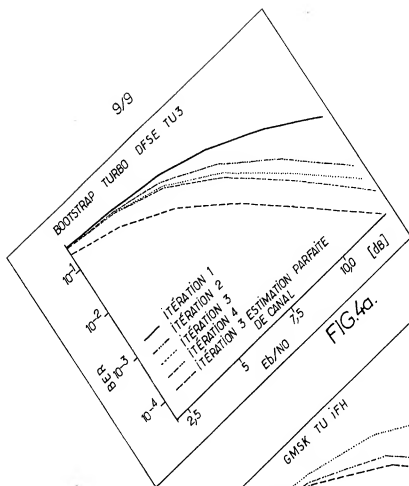


FIG.4a.

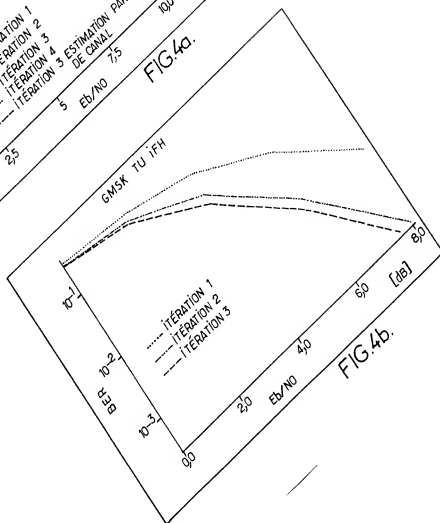


FIG.4b.